



中华人民共和国国家标准

GB/T 5271.11—2000
eqv ISO/IEC 2382-11:1987

信息技术 词汇 第 11 部分:处理器

Information technology—Vocabulary—
Part 11:processing units

2000-07-14 发布

2001-03-01 实施

国家质量技术监督局 发布

前 言

本标准等效采用国际标准 ISO/IEC 2382-11:1987《信息技术 词汇 第 11 部分:处理器》。本标准除了未引用原国际标准的引言部分外,与原国际标准的其他内容和形式基本一致。

本标准自实施之日起代替国家标准 GB/T 5271.11—1985。

制定信息技术词汇标准的目的是为了更方便信息处理方面的国际交流。它给出了与信息处理领域相关的概念的术语及其定义,并明确了各术语词条之间的关系。本标准定义了有关处理器、算术器、寄存器和转换器等概念。

GB/T 5271 术语系列国家标准由 30 多个部分组成,都在总标题《信息技术 词汇》之下。本标准是 GB/T 5271 术语系列国家标准的第 11 部分。

本标准由中华人民共和国信息产业部提出。

本标准由中国电子技术标准化研究所归口。

本标准起草单位:中国电子技术标准化研究所。

本标准主要起草人:陈莹、冯惠、俞盘祥。

本标准 1985 年 3 月 11 日首次发布。

ISO/IEC 前言

ISO(国际标准化组织)和 IEC(国际电工委员会)是世界性的标准化专门机构。国家成员体(它们都是 ISO 或 IEC 的成员国)通过国际组织建立的各项技术委员会参与制定针对特定技术范围的国际标准。ISO 和 IEC 的各技术委员会在共同感兴趣的领域内进行合作。与 ISO 和 IEC 有联系的其他官方和非官方国际组织也可参与国际标准的制定工作。

对于信息技术,ISO 和 IEC 建立了一个联合技术委员会,即 ISO/IEC JTC1。由联合技术委员会提出的国际标准草案需分发给国家成员体进行表决。发布一项国际标准,至少需要 75%的参与表决的国家成员体投票赞成。

国际标准 ISO/IEC 2382-11 是由 ISO/IEC JTC1 信息技术联合技术委员会的 SC1 词汇分委员会制定的。

ISO/IEC 2382 由 30 多个部分组成,都在总标题“信息技术 词汇”之下。

信息技术 词汇
第 11 部分:处理器

GB/T 5271.11—2000
eqv ISO/IEC 2382-11:1987

Information technology—Vocabulary—
Part 11:processing units

代替 GB/T 5271.11—1985

1 概述

1.1 范围

为方便信息处理方面的国际交流,特制定此部分标准。本标准给出了与信息处理领域相关的概念的术语和定义,并明确了这些条目之间的关系。

为方便将此标准翻译成其他语言,给出的定义尽可能避免语言上的特殊性。

本标准定义了有关文本处理、文本编辑器、文本输出和文本编辑等概念。

1.2 引用标准

下列标准所包含的条文,通过在本标准中引用而构成为本标准的条文。本标准出版时,所示版本均为有效。所有标准都会被修订,使用本标准的各方应探讨使用下列标准最新版本的可能性。

GB/T 4880—1991 语种名称代码(eqv ISO 639:1988)

GB/T 15237—1994 术语学基本词汇(eqv ISO 1087:1990)

1.3 遵循的原则和规则

1.3.1 词条的定义

第 2 章包括许多词条。每个词条由几项必需的要素组成,包括索引号、一个术语或几个同义术语和定义一个概念的短语。另外,一个词条可包括举例、注解或便于理解概念的解释。有时同一个术语可由不同的词条来定义,或一个词条可包括两个或两个以上的概念,说明分别见 1.3.5 和 1.3.8。

本标准使用其他的术语,例如词汇、概念、术语和定义,其意义在 GB/T 15327 中有定义。

1.3.2 词条的组成

每个词条包括 1.3.1 中规定的必需的要素,如果需要,可增加一些要素。词条按以下的顺序包括如下要素:

- a) 索引号(对发布的本标准所有语言是公共的);
- b) 术语或某语言中首选的术语,对某语言中的概念若没有首选术语表示,用五个点的符号表示(.);在一个术语中,一行点用来表示每个特定事例中被选的一个词;
- c) 某个国家的首选术语(根据 GB/T 4880 规则标明);
- d) 术语的缩略语;许可的同义术语;
- e) 定义的正文(见 1.3.4);
- f) 以“例子”开头的一个或几个例子;
- g) 以“注”开头的概念应用领域标明特殊事例的一个或几个注解;
- h) 词条共用的图片、图示或表格。

1.3.3 词条的分类

本系列标准的每部分被分配两个数字组成的序列号,并以表示“基本术语”的 01 开始。

词条按组分类,每组被分配一个四个数字组成的序列号;前两个数字表示该组在本标准中所处的部分。

每个词条被分配一个六个数字组成的索引号;前四个数字表示该词条所在的标准部分和组。

为使本系列标准不同语言的版本都是相关连的,分配给标准部分、组和词条的序号都应是相同的。

1.3.4 术语的选择和定义的用语

选择术语和定义用语尽可能按照已规定的用法。当出现矛盾时,采用大多数同意的方法。

1.3.5 多义术语

在一种工作语言中,如果一个给定的术语有几个意义,每个意义则给定一个单独的词条以便于翻译成其他的语言。

1.3.6 缩略语

如 1.3.2 中所指,当前使用的缩略语被指定给一些术语。这些缩略语不用于定义、例子或注解的文字中。

1.3.7 圆括弧的用法

在一些术语中,按黑体字印刷的一个词或几个词置于括弧中。这些词是完整术语的一部分。

当在技术文章中使用缩略术语不影响上下文的意思时,这些词可被缩略,在 GB/T 5271 的定义、例子或注解的正文中,这些术语按完整形式使用。

在一些词条中,术语后面跟着普通字体的放在括弧中的文字。这些词不是术语的某部分,而是指明使用该术语的有关信息,如它的特殊的应用范围或它的语法形式。

1.3.8 方括弧的用法

如果几个紧密相关的术语的定义只是几个文字的区别,这些术语及其定义归为一个词条。为表示不同的意思的替换文字按在术语和在定义中的相同的次序放在方括弧中。为避免被替换词的不明确性,按上述规则放在括弧前面的最后一个词可放在方括弧里面,并且每变化一次则重复一次。

1.3.9 定义中黑体术语的用法和星号的用法

术语在定义、例子或注解中用黑体字印刷时,则表示该术语已在本词汇的其他词条中定义过。但是,只有当这些术语首次出现在每一个词条中时,该术语才印成黑体字的形式。

黑体也用于一个术语的其他语法形式,如名词复数和动词的分词形式。

定义在 GB/T 5271 中所有以黑体出现的术语的基本形式列在本部分后面的索引中(见 1.3.11)。

当在不同的词条中引用的两个黑体术语一个紧接着另一个,用星号将二者分隔开(或仅用标点分隔)。

以一般字体出现的词或术语,按一般词典中或权威性技术词汇的释义理解。

1.3.10 拼法

本系列标准的英文版本中,术语、定义、例子和注解的拼写一般按美语的拼写形式。其他正确的拼写可在不与本系列标准发生冲突的情况下使用。

1.3.11 索引表的编制

对于使用的每一种语言,在每部分的结尾提供字母索引。索引包括该部分定义的所有术语。

多词术语按字母顺序出现在每个关键字后。

2 术语和定义

11 处理器

01.03.02 处理器 **processing unit**

中央处理机(反对使用) **central processing unit**(deprecated)

CPU(缩略语)(反对使用) **CPU**(abbreviation)(deprecated)

主机(反对使用) **mainframe**(deprecated)

由一个或多个处理器及其内部存储器组成的一种功能单元。

11.01 处理单元的一般体系结构

11.01.01 处理器;处理机 **processor**

计算机中解释并执行 * 指令的一种功能单元。

注

1 一个处理器至少包括一个指令控制器和一个算术逻辑部件。

2 本条代替 GB/T 5271. 10—1985 中的 10. 01. 02 条。

11.01.02 (指令)控制器 **(instruction)control unit**

处理机的某个部件,它以适当的顺序取出指令,解释每一条指令,并根据这个解释把适当的信号加到算术逻辑部件及其他部件上。

11.01.03 主控制器 **main control unit**

带有一个以上的指令控制器的处理器中的某个指令控制器,在一个给定的时间间隔,其他指令控制器都从属于它。

注:在操作系统中,指令控制器可由硬件、或由软件、或由这两者指定为主控制器。

11.01.04 时钟 **clock**

一种部件,它生成周期的、准确间隔的信号,用于定时,调整处理器的操作或者生成中断。

11.01.05 主时钟 **master clock**

一种时钟,其主要功能是控制其他时钟。

11.01.06 微处理器 **microprocessor**

一种处理器,其元件小型化到一个或几个集成电路。

11.01.07 多处理机 **multiprocessor**

一种计算机,它包括两个或两个以上的处理器,这些处理器可共同访问主存储器。

11.01.08 算术[逻辑][算术逻辑]部件;运算器 **arithmetic [logic][arithmetic and logic]unit**

ALU(缩略语) **ALU**(abbreviation)

处理器中进行算术运算[逻辑运算][算术逻辑运算]的部分。

注:术语“算术部件”有时用来指既执行算术运算又执行逻辑运算的部分。

11.01.09 流水线处理器 **pipeline processor**

一种处理器,其中的指令 * 执行在一系列部件中发生,各部件要安排得能同时处理这些指令的相应部分。

11.01.10 数组处理器 **array processor**

向量处理器 **vector processor**

一种处理器,它能够执行其操作数是数组而不只是单个元素的指令。

注:在数组处理器对单个元素进行操作的特殊情况下,这样的元素称作“标量”。

11.01.11 总线 **bus**

一种设施,用来在位于两个端点之间的几台设备之间传送数据,在给定瞬间只有一台设备能够传输数据。

11.01.12 存储器 **storage(device)**

能放入、保存并可从中取出数据的一种功能部件。

11.01.13 内存存储器;内存 **memory**

处理器中所有可编址的存储空间和其他用来执行 * 指令的内部存储器。

注:在计算器、微型计算机和一些小型计算机中,术语“内存存储器”比术语“主存储器”更常用。

- 11.01.14 内部存储器 **internal storage; internal memory**
 可以通过处理器而无需使用输入输出通道就进行访问的存储器。
 注：内部存储器可以包括其他种类的存储器，如高速缓冲存储器和寄存器。
- 11.01.15 外存储器；外存 **external storage**
 辅助存储器 **auxiliary storage**
 只能通过输入输出通道访问处理器的存储器。
 注：外存储器有时视为外围设备。
- 11.01.16 主存储器 **main storage; main memory**
 内部存储器的某部分，必须为后继的执行或处理装入指令和其他数据。
 注：在大型计算系统中，术语“主存储器”比术语“内存”更常用。
- 11.01.17 缓冲存储器；缓存 **buffer storage; buffer**
 通过暂时存储，允许在具有不同传送特征的两个功能单元之间传送数据的一种专用的存储器或存储区域。
 注：缓冲存储器在非同步设备之间使用，或者两个设备中一个是串行，一个是并行，或者两个设备分别有不同的传送速率。
- 11.01.18 高速缓冲存储器；高速缓存 **cache (memory)**
 一种专用的缓冲存储器，比主存储器小但速度快，用来保存从主存储器获得的可能在下一步为处理器所需要的指令和数据。
- 11.01.19 寄存器 **register**
 内部存储器的一部分，有规定存储容量，通常是专用的。
- 11.01.20 输入输出通道 **input-output channel**
 一种功能部件，处理在内部存储器和外围设备之间的数据传送。
- 11.01.21 直接存储器存取 **direct memory access**
DMA(缩略语) **DMA**(abbreviation)
 在主存储器和外围设备之间直接传送数据而不需要通过处理器处理数据的一种技术。
- 11.01.22 (输入输出)控制器 **(input-output) controller**
IOC(缩略语) **IOC**(abbreviation)
 控制一个或多个输入输出通道的功能部件。
- 11.01.23 输入[输出][输入输出]设备 **input[output][input-output] unit**
input[output][input-output] device
 将数据送入[传出][送入或传出]计算机的一种设备。
- 11.02 寄存器
- 11.02.01 指令寄存器 **instruction register**
 一种寄存器，用来保存供解释的指令。
- 11.02.02 指令地址寄存器 **instruction address register**
 程序寄存器 **program register**
 指令指针寄存器 **instruction pointer register**
 一种专用的寄存器，用来保存将要执行的下一条指令的地址。
- 11.02.03 变址寄存器 **index register**
 一种寄存器，其内容可用来在执行 * 计算机 * 指令期间修改操作数 * 地址。
 注：变址寄存器也可作为查表用作计数器来控制循环的执行，控制数组的使用，或用作开关，或用作指针。
- 11.02.04 基址寄存器 **base (address) register**
 保存基地址的一种寄存器。

- 11.02.05 旗标寄存器;标志寄存器 **flag register**
一种专用的寄存器,其中按在执行指令期间可能出现特定条件置位。
- 11.02.06 中断寄存器 **interrupt register**
一种专用的寄存器,保存中断处理时所必需的数据。
- 11.02.07 移位寄存器 **shift register**
执行移位的一种寄存器。
- 11.02.08 通用寄存器 **general purpose register**
一组寄存器内通常可显示寻址的一个寄存器,能用作不同的用途,如用作累加器、索引寄存器或数据的特殊处理器。
- 11.02.09 浮点寄存器 **floating-point register**
在浮点表示法中用来操纵数据的一种寄存器。
- 11.02.10 定点寄存器 **fixed-point register**
在定点表示法中用来操纵数据的一种寄存器。
- 11.02.11 累加器 **accumulator**
一种寄存器,可以存入一个运算的操作数,随后又由该运算的结果所替换。
- 11.02.12 运算寄存器 **arithmetic register**
一种寄存器,它保存算术运算或逻辑运算的操作数或运算结果。
- 11.02.13 双倍[三倍][四倍][N倍]长寄存器 **double[triple][quadruple][N-tuple]length register**
双倍[三倍][四倍][N倍]寄存器 **double[triple][quadruple][N-tuple]register**
两个[三个][四个][N个]寄存器,作为一个寄存器起作用。
注:双倍长寄存器可用于:
a) 在乘法中存储乘积;
b) 在除法中存储部分商和余数;
c) 在字符操纵中对字符串移位及存取。
- 11.02.14 计时器;定时器 **timer**
时钟寄存器 **clock register**
一种寄存器,其内容以度量时间的方式随规律的时间间隔改变。
- 11.02.15 寄存器长度 **register length**
寄存器的存储容量。
- 11.02.16 间隔计时器 **interval timer**
一种设备,它在特定时间段过去后即生成一个中断 * 信号。
- 11.03 运算器
- 11.03.01 加法器 **adder**
一种功能单元,其输出数据所表示的数是其输入数据所表示的数之和。
- 11.03.02 串行加法器 **serial adder**
一种加法器,其加法是对操作数的相应数逐位依次相加来完成的。
- 11.03.03 并行加法器 **parallel adder**
一种加法器,其加法是对操作数的所有相应数按位同时相加来完成的。
- 11.03.04 保留进位加法器 **carry-save adder**
一种加法器,每个数位有三个输入、一个和输出和一个进位输出,并且加法器在一个运算循环中不传送进位数。
- 11.03.05 半加器 **half adder**
一种组合电器,它具有

- 两个输入 **A** 和 **B**;
 - 两个输出,其中一个是没有进位的和 **S**,另一个是进位 **C**。
- 其输出与输入关系如下表:

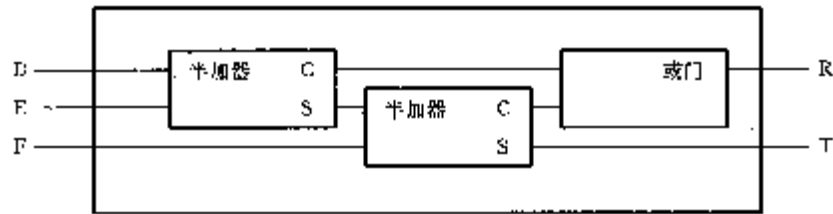
输入 A	0	0	1	1
输入 B	0	1	0	1
没有进位的输出和 S	0	1	1	0
输出进位 C	0	0	0	1

11. 03. 06 全加器 **full adder**

- 一种组合电路,它具有
- 三个输入:被加数 **D**、加数 **E** 和从另一个数位传送的进位数字 **F**;
 - 两个输出:没有进位的总和 **T** 和一个新的进位数字 **R**。
- 其输出与输入关系如下表:

输入被加数 D	0	0	1	1	0	0	1	1
输入加数 E	0	1	0	1	0	1	0	1
输入进位数 F	0	0	0	0	1	1	1	1
输出没有进位的和 T	0	1	1	0	1	0	0	1
输出进位数 R	0	0	0	1	0	1	1	1

全加器框图



11. 03. 07 减法器 **subtractor**

一种功能部件,其输出数据表示的数是其输入数据所表示的数之差。

11. 03. 08 半减器 **half subtracter**

- 一种组合电路,它具有
- 两个输入:被减数 **G** 和减数 **H**;
 - 两个输出:没有进位的差 **U** 和一个借数 **V**。
- 其输出与输入的关系如下表:

输入被减数 G	0	0	1	1
输入减数 H	0	1	0	1
输出没有进位的差 U	0	1	1	0
输出借数 V	0	1	0	0

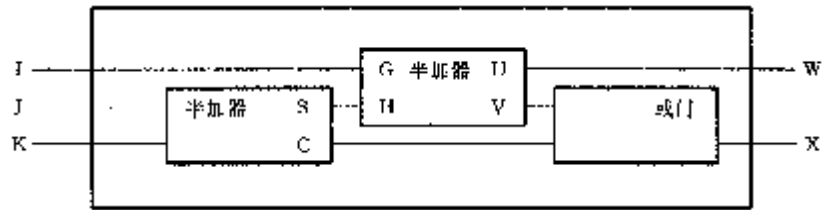
11. 03. 09 全减器 **full subtracter**

一种组合电路,它具有

- 三个输入:被减数 I、减数 J 和另一个运算传送的借数 K;
 - 两个输出:第一个数字与第二个数和借数的总和之间无进位的差 W,一个新的借数 X。
- 其输出与输入的关系如下表:

输入被减数 J	0	0	1	1	0	0	1	1
输入减数 J	0	1	0	1	0	1	0	1
输入借数 K	0	0	0	0	1	1	1	1
输出无进位的差 W	0	1	1	0	1	0	0	1
输出借数 X	0	1	0	0	1	1	0	1

全减器框图



- 11. 03. 10 加减器 **adder-subtractor**
一种功能部件,根据所接收的控制信号充当加法器或减法器。
注:加减器可设计成同时产生和与差。
- 11. 03. 11 补码器 **complementer**
一种功能部件,其输出数据所表示的数是其输入数据所表示之数的补码。
- 11. 03. 12 并行加法 **parallel addition**
对操作数的所有数位的数字执行并行相加的一种加法。
- 11. 03. 13 串行加法 **serial addition**
对操作数的相应数位一位跟着一位执行相加的一种加法。
- 11. 03. 14 高速进位 **high-speed carry**
在并行加法中提高进位处理速度的任何一个程序。
例:逢九进位。
- 11. 03. 15 逢九(跳跃)进位 **standing-on-nines carry**
在十进制的并行加法中,如果给定数位的当时的和为 9,则把送至该位的进位跳过而送到下一个高位,并将该位由 9 变成 0 的一个过程。
- 11. 03. 16 逐位进位 **cascaded carry**
在并行加法中,将每次加法所形成的部分和 * 数同进位数再次相加,并将这个过程重复进行直到无进位为止的一个过程。
- 11. 03. 17 部分进位 **partial carry**
在并行加法中,将部分或所有进位暂时存储而不是立即传送的一个过程。
- 11. 03. 18 完全进位 **complete carry**
在并行加法中,将每个进位都立即传送的一个过程。
- 11. 03. 19 行波进位 **ripple carry**
在并行加法中,在一个数位相加产生进位,该进位又传给下一个高位。
- 11. 03. 20 比较器 **comparator**

一种功能部件,它将两个数据项相比较并指出比较结果。

11.03.21 计数器[可逆计数器] counter[reversible counter]

一种具有有限个状态的功能部件,每个状态表示一个数,当接收到适当的信号,该数就会增加[或减少]1 或某个给定的常数。

注:该部件通常能将表示的数返回到一个预定的值,例如零。

11.03.22 模 n 计数器 modulo-n counter

一种计数器,当所表示的数在计数过程中达到最大值 $n-1$ 时则回复到零。

11.03.23 置位(对计数器) to set(a counter)

使计数器处于与规定数相应的状态。

11.03.24 复位(对计数器) to reset(a counter)

使计数器取处于与规定的起始数相应的状态。

11.04 转换器

11.04.01 (数据)转换器 (data)converter

一种功能部件,它将数据从一种表示变换成不同的但是等效的另一种表示。

11.04.02 代码转换器 code converter

一种功能部件,通过用一种代码代替另一种代码,或者用一个编码字符集代替另一个编码字符集来改变数据的表示。

11.04.03 编码器 encoder

一种功能部件,它有若干输入线和若干输出线,输入线在某一时刻最多只能有一根带有信号,输出线则可有若干根同时有信号输出,而输出信号的组合表示一个代码,指出哪根输入线带有信号。

11.04.04 解码器;译码器 decoder

一种功能部件,它有若干输入线和输出线,其输入线上任何几根可带有信号,其输出线中则只能有一根有信号输出,而输入的组合表示一个代码,指出哪根输出线带有信号。

11.04.05 串并转换器 staticizer;serial-parallel converter

一种功能部件,它把时序信号转换为相应的一组且同时并呈的信号。

11.04.06 并串转换器 serializer;parallel-serial converter;dynamicizer

一种功能部件,它把一组同时并呈的信号转换为相应的时序信号。

汉语索引

B		高速进位	11.03.14
半加器		11.03.05	
半减器		11.03.08	
保留进位加法器		11.03.04	
比较器		11.03.20	
编码器		11.04.03	
变址寄存器		11.02.03	
标志寄存器		11.02.05	
并串转换器		11.04.06	
并行加法		11.03.12	
并行加法器		11.03.03	
补码器		11.03.11	
部分进位		11.03.17	
C			
程序寄存器		11.02.02	
处理机		11.01.01	
处理器		11.01.01	
串并转换器		11.04.05	
串行加法		11.03.13	
串行加法器		11.03.02	
存储器		11.01.12	
D			
代码转换器		11.04.02	
定点寄存器		11.02.10	
定时器		11.02.14	
多处理机		11.01.07	
F			
逢九(跳跃)进位		11.03.15	
浮点寄存器		11.02.09	
辅助存储器		11.01.15	
复位(对计数器)		11.03.24	
G			
高速缓冲存储器		11.01.18	
高速缓存		11.01.18	
H			
缓冲存储器		11.01.17	
缓存		11.01.17	
J			
基址寄存器		11.02.04	
计时器		11.02.14	
计数器[可逆计数器]		11.03.21	
寄存器		11.01.19	
寄存器长度		11.02.15	
加法器		11.03.01	
加减器		11.03.10	
间隔计时器		11.02.16	
减法器		11.03.07	
解码器		11.04.04	
L			
累加器		11.02.11	
流水线处理器		11.01.09	
M			
模 n 计数器		11.03.22	
N			
内部存储器		11.01.14	
内存		11.01.13	
内存存储器		11.01.13	
Q			
旗标寄存器		11.02.05	
全加器		11.03.06	
全减器		11.03.09	
S			
时钟		11.01.04	
时钟寄存器		11.02.14	
输入[输出][输入输出]设备		11.01.23	

输入输出通道	11.01.20		
(输入输出)控制器	11.01.22		Y
(数据)转换器	11.04.01	移位寄存器	11.02.07
数组处理器	11.01.10	译码器	11.04.04
双倍[三倍][四倍][N倍]长寄存器 ...	11.02.13	运算寄存器	11.02.12
双倍[三倍][四倍][N倍]寄存器	11.02.13	运算器	11.01.08
算术[逻辑][算术逻辑]部件	11.01.08		Z
	T	直接存储器存取	11.01.21
通用寄存器	11.02.08	指令地址寄存器	11.02.02
	W	指令寄存器	11.02.01
外存	11.01.15	(指令)控制器	11.01.02
外存储器	11.01.15	指令指针寄存器	11.02.02
完全进位	11.03.18	置位(对计数器)	11.03.23
微处理器	11.01.06	中断寄存器	11.02.06
	X	逐位进位	11.03.16
向量处理器	11.01.10	主存储器	11.01.16
行波进位	11.03.19	主控制器	11.01.03
		主时钟	11.01.05
		总线	11.01.11

英 文 索 引

A

accumulator	11.02.11
adder	11.03.01
adder-subtractor	11.03.10
arithmetic register	11.02.12
arithmetic[logic][arithmetic and logic]unit	11.01.08
array processor	11.01.10
auxiliary storage	11.01.15

B

base(address)register	11.02.04
buffer	11.01.17
buffer storage	11.01.17
bus	11.01.11

C

cache(memory)	11.01.18
carry-save adder	11.03.04

cascaded carry	11. 03. 16
clock	11. 01. 04
clock register	11. 02. 14
code converter	11. 04. 02
comparator	11. 03. 20
complementer	11. 03. 11
complete carry	11. 03. 18
counter[reversible counter]	11. 03. 21

D

(data)converter	11. 04. 01
decoder	11. 04. 04
direct memory access	11. 01. 21
double[triple][quadruple][N-tuple]length register	11. 02. 13
double[triple][quadruple][N-tuple]register	11. 02. 13
dynamicizer	11. 04. 06

E

encoder	11. 04. 03
external storage	11. 01. 15

F

fixed-point register	11. 02. 10
flag register	11. 02. 05
floating-point register	11. 02. 09
full adder	11. 03. 06
full subtracter	11. 03. 09

G

general purpose register	11. 02. 08
--------------------------------	------------

H

half adder	11. 03. 05
half subtracter	11. 03. 08
high-speed carry	11. 03. 14

I

index register	11. 02. 03
input[output][input-output]device	11. 01. 23
input[output][input-output]unit	11. 01. 23
(input-output)controller	11. 01. 22
input-output channel	11. 01. 20
instruction address register	11. 02. 02

instruction pointer register	11. 02. 02
instruction register	11. 02. 01
(instruction)control unit	11. 01. 02
internal memory	11. 01. 14
internal storage	11. 01. 14
interrupt register	11. 02. 06
interval timer	11. 02. 16

M

main control unit	11. 01. 03
main memory	11. 01. 16
main storage	11. 01. 16
master clock	11. 01. 05
memory	11. 01. 13
microprocessor	11. 01. 06
modulo-n counter	11. 03. 22
multiprocessor	11. 01. 07

P

parallel adder	11. 03. 03
parallel addition	11. 03. 12
parallel-serial converter	11. 04. 06
partial carry	11. 03. 17
pipeline processor	11. 01. 09
processor	11. 01. 01
program register	11. 02. 02

R

register	11. 01. 19
register length	11. 02. 15
ripple carry	11. 03. 19

S

serial adder	11. 03. 02
serial addition	11. 03. 13
serializer	11. 04. 06
serial-parallel converter	11. 04. 05
shift register	11. 02. 07
standing-on-nines carry	11. 03. 15
staticizer	11. 04. 05
storage(device)	11. 01. 12
subtractor	11. 03. 07

T

timer	11.02.14
to reset(a counter)	11.03.24
to set(a counter)	11.03.23

V

vector processor	11.01.10
------------------------	----------
